

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-075961

(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H01L 21/3065  
G03F 7/42  
H01L 21/027

(21)Application number : 2000-253360

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 24.08.2000

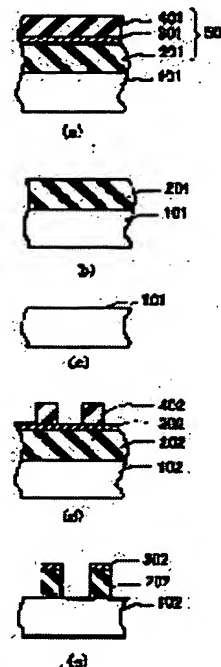
(72)Inventor : SATO KOICHI  
NARITA MASAKI  
JINBO SADAYUKI

### (54) METHOD FOR FABRICATING SEMICONDUCTOR DEVICE

#### (57)Abstract:

**PROBLEM TO BE SOLVED:** To solve problems that a mask pattern on a member being machined, e.g. a semiconductor substrate, is often not formed with a shape or dimensions as designed, that a mask pattern on a member being machined must be removed by ashing in order to form a mask pattern again, and that foreign matters, e.g. dust, is generated when a conventional ashing gas is used and that dust causes a trouble during operation when it is left in a semiconductor device.

**SOLUTION:** Using a gas containing oxygen (O<sub>2</sub>) and fluorine (F) in radical state, at least a photoresist film 401 and an organic silicon oxide film 301 are ashed to remove a defective mask pattern on a member being machined, e.g. a semiconductor substrate 101. A semiconductor device is fabricated by forming a mask pattern again on a member being machined, e.g. a semiconductor substrate 101, ashed by such a method and then machining the member being machined, e.g. the semiconductor substrate 101, using that mask pattern.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-75961  
(P2002-75961A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 21/3065		G 0 3 F 7/42	2 H 0 9 6
G 0 3 F 7/42		H 0 1 L 21/302	H 5 F 0 0 4
H 0 1 L 21/027		21/30	5 7 2 A 5 F 0 4 6
			5 7 3

審査請求 未請求 請求項の数20 O L (全 13 頁)

(21) 出願番号 特願2000-253360(P2000-253360)

(22) 出願日 平成12年8月24日 (2000.8.24)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 佐藤 興一

神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(72) 発明者 成田 雅貴

神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(74) 代理人 100083161

弁理士 外川 英明

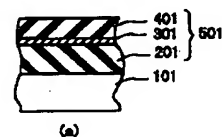
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

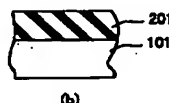
## (57) 【要約】

【課題】半導体基板等、被加工部材上のマスク用パターンは、形状や寸法値が設計通りに形成されない場合が多い。再度マスク用パターンを形成し直すためには、被加工部材上に形成されたマスク用パターンをアッシング処理によって除去する必要がある。従来用いられているアッシング処理用のガスでは、ダスト等の異物が発生し、このダストが半導体装置に残存すると動作時に不具合をおこす。

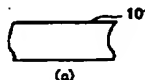
【解決手段】ラジカル状態の酸素 ( $O_2$ ) と弗素 (F) を含むガスを用いて、少なくともフォトリソ膜401及び有機シリコン酸化膜301をアッシング処理し、シリコン基板101等の被加工部材上から不良なマスク用パターンを除去する。また、このような方法でアッシング処理されたシリコン基板101等の被加工部材上に再度マスク用パターンを形成し、このマスク用パターンを用いてシリコン基板101等の被加工部材を加工し、半導体装置を製造する。



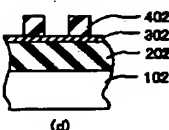
(a)



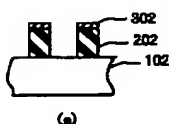
(b)



(c)



(d)



(e)

1

【特許請求の範囲】

【請求項1】被加工部材上にシリコンを含む膜を形成する工程と、

このシリコンを含む膜上に有機系の膜を形成する工程と、

前記有機系の膜及び前記シリコンを含む膜をパターンニングする工程と、

前記パターンニングされた前記シリコンを含む膜及び前記有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスで除去する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】前記パターンニングされた前記有機系の膜及び前記シリコンを含む膜を、ラジカル状態にある酸素及び弗素を含むガスで除去する工程は、被加工部材の温度を100℃以下に行われることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】前記シリコンを含む膜は、有機シリコン酸化膜であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項4】前記シリコンを含む膜は、Spin-On-Glass法によって塗布形成されることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項5】被加工部材上に第1の有機系の膜を形成する工程と、

この第1の有機系の膜上にシリコンを含む膜を形成する工程と、

このシリコンを含む膜上に第2の有機系の膜を形成する工程と、

前記第1の有機系の膜、前記シリコンを含む膜及び前記第2の有機系の膜をパターンニングする工程と、

前記パターンニングされた前記シリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスを用いて除去する工程と、

前記第1の有機系の膜をラジカル状態にある酸素で除去する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項6】前記被加工部材は、半導体基板、半導体基板上に形成された絶縁膜および半導体基板上に形成された金属膜のいずれか一つであることを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項7】前記シリコンを含む膜は、有機シリコン酸化膜であることを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項8】前記シリコンを含む膜は、Spin-On-Glass法によって塗布形成されることを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項9】前記パターンニングされた前記シリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスを用いて除去する工程は、被加工部材の温度を100℃以下に行われることを特徴

2

とする請求項5に記載の半導体装置の製造方法。

【請求項10】前記パターンニングされた前記シリコンを含む膜及び前記第2の有機系の膜を除去するガスは、酸素を含むガスに弗素を含むガスを加えた混合ガスであり、前記酸素と前記弗素を含むガスとの混合比は、前記シリコンを含む膜を除去する場合において1:3乃至17:3であり、前記第2の有機系の膜を除去する場合においては4:1乃至49:1であることを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項11】被加工部材上に第1の有機系の膜を形成する工程と、

この第1の有機系の膜上にシリコンを含む膜を形成する工程と、

このシリコンを含む膜上に第2の有機系の膜を形成する工程と、

前記第1の有機系の膜、前記シリコンを含む膜及び前記第2の有機系の膜をパターンニングする工程と、

前記パターンニングされた前記第1の有機系の膜、前記シリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスで除去する工程とを有することを特徴とする半導体装置の製造方法。

【請求項12】前記被加工部材は、半導体基板、半導体基板上に形成された絶縁膜及び半導体基板上に形成された金属膜のいずれか一つであることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項13】前記シリコンを含む膜は、有機シリコン酸化膜であることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項14】前記シリコンを含む膜は、Spin-On-Glass法によって塗布形成されることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項15】前記パターンニングされた前記第1の有機系の膜、前記シリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスを用いて除去する工程は、被加工部材の温度を100℃以下に行われることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項16】前記パターンニングされた前記第1の有機系の膜、前記シリコンを含む膜及び前記第2の有機系の膜を除去するガスは、酸素を含むガスに弗素を含むガスを加えた混合ガスであり、前記酸素と前記弗素を含むガスの混合比は、前記第1、第2の有機系の膜を除去する場合において4:1乃至49:1であり、前記シリコンを含む膜を除去する場合においては1:3乃至17:3であることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項17】被加工部材上に第1の有機系の膜を形成する工程と、

この第1の有機系の膜上に第1のシリコンを含む膜を形成する工程と、

50

この第1のシリコンを含む膜上に第2の有機系の膜を形成する工程と、

前記第1の有機系の膜、前記第1のシリコンを含む膜及び前記第2の有機系の膜をパターンニングする工程と、

前記パターンニングされた第1のシリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態の酸素及び弗素を含むガスで除去する工程と、

前記パターンニングされた第1の有機系の膜をラジカル状態の酸素で除去する工程と、

前記被加工部材上に第3の有機系の膜を形成する工程と、

この第3の有機系の膜上に第2のシリコンを含む膜を形成する工程と、

この第2のシリコンを含む膜上に第4の有機系の膜を形成する工程と、

前記第3の有機系の膜、前記第2のシリコンを含む膜及び前記第4の有機系の膜をパターンニングする工程と、

前記パターンニングされた、前記第2の有機シリコン酸化膜及び前記第3の有機系の膜をマスクにして被加工部材をパターンニングする工程とを有することを特徴とする半導体装置の製造方法。

【請求項18】前記被加工部材は、半導体基板、半導体基板上に形成された絶縁膜及び半導体基板上に形成された金属膜のいずれか一つであることを特徴とする請求項17に記載の半導体装置の製造方法。

【請求項19】被加工部材上に第1の有機系の膜を形成する工程と、

この第1の有機系の膜上に第1のシリコンを含む膜を形成する工程と、

この第1のシリコンを含む膜上に第2の有機系の膜を形成する工程と、

前記第1の有機系の膜、前記第1のシリコンを含む膜及び前記第2の有機系の膜をパターンニングする工程と、

前記パターンニングされた前記第1の有機系の膜、前記第1のシリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態の酸素及び弗素を含むガスで除去する工程と、

前記被加工部材上に第3の有機系の膜を形成する工程と、

この第3の有機系の膜上に第2のシリコンを含む膜を形成する工程と、

この第2のシリコンを含む膜上に第4の有機系の膜を形成する工程と、

前記第3の有機系の膜、前記第2のシリコンを含む膜及び前記第4の有機系の膜をパターンニングする工程と、

パターンニングされた、前記第2の有機シリコン酸化膜及び前記第3の有機系の膜をマスクにして被加工部材をパターンニングする工程とを有することを特徴とする半導体装置の製造方法。

【請求項20】前記被加工部材は、半導体基板、半導体

基板上に形成された絶縁膜、半導体基板上に形成された金属膜のいずれか一つであることを特徴とする請求項19に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、被加工部材をパターンに加工する工程を含む半導体装置の製造方法に関する。

【0002】

【従来の技術】半導体装置の製造方法においては、フォトリソグラフィ等の感光性樹脂に露光及び現像の工程を施し、パターンに加工するリソグラフィ技術が必要とされている。具体的には、まず、被加工部材上にフォトリソレジスト膜を塗布し、これに露光工程及び現像工程を施してフォトリソレジスト膜のパターンを被加工部材上に形成する。その後、このパターンをマスクにして被加工部材にエッチング工程等を施し、半導体デバイスの各構成要素を半導体基板上に形成する。

【0003】近年、半導体デバイスの微細化に伴い、主に以下の2つの理由から、フォトリソレジストのマスクを薄膜化する必要性が生じてきている。一つは、パターンの微細化に伴い、パターンの長さ方向に垂直な横方向の幅を狭めるために、その厚さについても薄膜化する必要性が生じていること。もう一つは、パターンの微細化に伴い、解像度の点から、照射する露光光の短波長化が進み、光を透過させるためにフォトリソレジストマスクを薄膜化する必要性が生じていることである。しかしながら、フォトリソレジストマスクの薄膜化が進むと、このマスクのエッチング耐性が十分に確保されず、反応性イオンエッチング法（以下RIE法とする。）等で被加工部材をパターンに加工する時に、所定の加工が終了しないうちに既にマスクが消費されてしまう等の問題が生じる。従って、半導体デバイスの微細化とそれに伴うフォトリソレジストマスクの薄膜化が進むにつれて、パターンの加工精度が低下し、半導体デバイスの信頼性を著しく低下させるという問題が生じている。

【0004】このような問題を解決するために、マスクが消費されるまでの時間と被加工部材の加工に要する時間を考慮し、膜厚の薄いフォトリソレジスト膜を被加工部材上に積層して、この積層膜をマスクに被加工部材を加工する方法が行われている。

【0005】以降、具体的な従来技術の工程を図4

(a)～(c)を用いて説明する。まず、シリコン基板103上に所定の膜厚を有する有機系の膜としてフォトリソレジスト膜205を、このフォトリソレジスト膜205上にシリコンを含む有機系の膜として有機シリコン酸化膜305を、この有機シリコン酸化膜305上に有機系の膜としてフォトリソレジスト膜405を順次形成して、図4(a)に示すように積層膜503を形成する。その後、

リソグラフィ技術によって露光工程及び現像工程を行

い、図4(b)に示すように、このフォトリソ膜405を所定のパターンに形成する。

【0006】次に、このパターンニングされたフォトリソ膜405をマスクにして、有機シリコン酸化膜305をパターンニングする。ここで、フォトリソ膜405の膜厚は、有機シリコン酸化膜305を所定の形状にパターンニングする上で、マスクとして機能するために必要な厚さだけ形成されていれば良い。この場合、有機シリコン酸化膜305の膜厚が70~90nm程度であるから、フォトリソ膜405の膜厚が300nm程度に形成されていれば所定の形状にパターンニングすることができる。その後、図4(c)に示すように、パターンニングされた有機シリコン酸化膜305をマスクにして、フォトリソ膜205を所定の形状にパターンニングする。ここで、フォトリソ膜205の膜厚は、シリコン基板103を所定の形状にパターンニングする上で、マスクとして機能するために必要な厚さだけ形成されていれば良い。この場合、一例としてフォトリソ膜205の膜厚を700~900nmとする。有機シリコン酸化膜305の膜厚は、フォトリソ膜205をパターンニングするためのマスクとして機能するように必要な膜厚だけ形成されていれば良く、70~90nm程度の膜厚を有していれば十分その機能を果たす。

【0007】以上のように、フォトリソ膜を薄い複数の層に分け、この複数のフォトリソ膜の間に有機シリコン酸化膜等の別種の膜を介在させて積層形成すれば、被加工部材を所定の寸法及び形状に加工でき、同時にフォトリソ膜の薄膜化にも対応することができる。

【0008】

【発明が解決しようとする課題】通常、マスク用パターンは、形状や寸法値が設計通りになるまで繰り返して行われる場合が多い(形状や寸法値が、設計通りではないマスク用パターンを不良なマスク用パターンとする)。その場合には、再度マスク用パターンを形成し直すために、不良なマスク用パターンは、アッシング処理、またはアッシング処理とウェット処理の組合せによって被加工部材(ここではシリコン基板103)上より除去される必要がある。

【0009】尚、アッシング処理とは、イオンやラジカルな励起状態のガス(=化学結合より遊離し、電気的に極性を有する状態にある原子を含むガス)と反応させて被除去膜を灰化除去する方法である。

【0010】ここでは、プラズマ状態を作って発生させたラジカルな酸素をフォトリソ膜または有機シリコン酸化膜の成分と反応させて、250℃程度の温度環境で灰化除去する工程を表している。マスク用パターンが除去された後は、被加工部材上に改めて積層のマスク用パターンを所定の形状、寸法値になるように再度形成する。

【0011】しかしながら、フォトリソ膜205、405以外に、有機シリコン酸化膜305のようなシリコンを成分として含む膜が間に介在していると、フォトリソ膜405をアッシング処理する際に、この有機シリコン酸化膜305の有機成分がラジカルな状態にある酸素と反応して膜中より離脱し、それと同時に膜中に存在するシリコン(Si)が酸化されてしまい、有機シリコン酸化膜305の除去が進まなくなるという問題が生じる。

【0012】また、同時に、有機シリコン酸化膜305に亀裂が生じて最下層のフォトリソ膜205の表面が露出し、その亀裂からラジカルな酸素が進入し、最下層のフォトリソ膜205が灰化除去されてしまう。このように、最下層のフォトリソ膜205が灰化除去されると、有機シリコン酸化膜305とシリコン基板103の間には隙間が生じる。その結果、図4(d)に示すように、酸化された有機シリコン酸化膜305の一部がダスト701となって、その隙間や露出したシリコン基板103表面に残存するという問題も生じる。このような状態にあるシリコン基板を継続して加工すると、例えば、配線上にダスト等の異物が残存したまま半導体装置が形成され、動作時に不具合をおこすことになる。そして、近年、半導体デバイスの微細化が進むにつれて、この問題は顕著なものとなってきている。

【0013】また、最下層のフォトリソ膜205を除去する際に発生する反応ガスが、有機シリコン酸化膜305とシリコン基板103の隙間に溜まると、250℃程度の温度環境では、有機シリコン酸化膜305を破裂させてダストを増やす可能性がある。従って、ある程度低温状態でアッシング処理を行う必要があるが、ラジカルな酸素を使用すると、120℃前後の低温状態でも単位時間あたりのアッシング除去量が低下し、完全なフォトリソ膜の灰化除去が困難になることが分かっている。

【0014】従って、本発明の目的は、上記の問題を解決し、信頼性の高い半導体装置及びその半導体装置の製造方法を提供するものである。

【0015】尚、被加工部材とは、シリコン基板の他に、シリコン基板上に形成されたシリコン酸化膜、シリコン窒化膜、または金属膜等が主な事例として考えられる。

【0016】

【課題を解決するための手段】本発明は、不良なマスク用パターンをアッシング処理して被加工部材上から除去する工程に特徴を有する半導体装置の製造方法に関する。

【0017】すなわち、本発明は、(1)被加工部材上に第1の有機系の膜を形成する工程と、この第1の有機系の膜上にシリコンを含む膜を形成する工程と、このシリコンを含む膜上に第2の有機系の膜を形成する工程

と、前記第1の有機系の膜、前記シリコンを含む膜及び前記第2の有機系の膜をパターンニングする工程と、前記パターンニングされた、前記シリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスを用いて除去する工程と、前記第1の有機系の膜をラジカル状態にある酸素で除去する工程とを有することを特徴とする半導体装置の製造方法である。ここで、本発明は、(2) - 前記パターンニングされた、前記第1の有機系の膜、前記シリコンを含む膜及び前記第2

の有機系の膜を、ラジカル状態にある酸素及び弗素を含むガスを用いて除去することも(1)と同様に可能である。

【0018】また(1)または(2)でアッシング処理

された被加工部材上に再度マスク用パターンを形成し、このマスク用パターンを用いて被加工部材を加工する工程に特徴を有する半導体装置の製造方法に関するものである。

【0019】すなわち、(3) - 被加工部材上に第1の有機系の膜を形成する工程と、この第1の有機系の膜上に第1のシリコンを含む膜を形成する工程と、この第1のシリコンを含む膜上に第2の有機系の膜を形成する工程と、前記第1の有機系の膜、前記第1のシリコンを含む膜及び前記第2の有機系の膜をパターンニングする工程と、前記パターンニングされた第1のシリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態の酸素及び弗素を含むガスで除去する工程と、前記パターンニングされた第1の有機系の膜をラジカル状態の酸素で除去する工程(但し、前記パターンニングされた前記第1の有機系の膜、前記第1のシリコンを含む膜及び前記第2の有機系の膜を、ラジカル状態の酸素及び弗素を含むガスで除去することも可能である。)と、前記被加工部材上に第3の有機系の膜を形成する工程と、この第3の有機系の膜上に第2のシリコンを含む膜を形成する工程と、この第2のシリコンを含む膜上に第4の有機系の膜を形成する工程と、前記第3の有機系の膜、前記第2のシリコンを含む膜及び前記第4の有機系の膜をパターンニングする工程と、前記パターンニングされた、前記第2の有機シリコン酸化膜及び前記第3の有機系の膜をマスクにして被加工部材をパターンニングする工程とを有することを特徴とする半導体装置の製造方法である。

【0020】尚、本発明は、マスク用パターンが有機系の膜とシリコンを含む膜の二層からなる場合にも適用することが可能である。

【0021】以上、本発明によれば、被加工部材上に異物を残存させることなくマスク用パターンのアッシング処理を行うことができる。従って、被加工部材への加工を良好に行うことができ、半導体装置の信頼性を向上させることができる。

【0022】

【発明の実施の形態】以下、図1～3を参照しながら本

発明の実施の形態について説明する。

(第1の実施の形態)本実施の形態では、半導体装置の製造方法において、半導体基板を被加工部材とする場合を例として、図1(a)～(e)を用いて説明を行う。半導体基板を被加工部材とし、半導体装置の構成要素を製造する具体的な事例としては、電荷を蓄積するトレンチ形状のキャパシタ、半導体素子間を絶縁する分離溝等を半導体基板に形成する場合等が考えられる。

【0023】尚、図1(a)～(e)は、被加工部材上に形成されるマスク用パターンの長さ方向に対して垂直な方向の断面図を表すものである。

【0024】まず、シリコン基板101上に有機系の膜としてフォトレジスト膜201を700～900nm程度の膜厚で形成し、形状や組成を安定させるために、このフォトレジスト201に300℃程度の熱処理を加える。その後、フォトレジスト膜201上に、シリコンを含む有機系の膜(炭化水素(CH)を主成分として含む膜)として有機シリコン酸化膜301を70～90nm程度、Spin-On-Glass法(以下SOG法とする)によって塗布形成し、フォトレジスト膜201の場合と同様の理由に基づき、この有機シリコン酸化膜301にも300℃程度の熱処理を加える。有機シリコン酸化膜301上には、有機系の膜(炭化水素(CH)を主成分として含む膜)として、フォトレジスト膜401を300nm程度形成し、フォトレジスト膜201及び有機シリコン酸化膜301と同様の理由に基づき90℃程度の熱処理を加える。ここで、図1(a)に示すように、フォトレジスト膜201、有機シリコン酸化膜301及びフォトレジスト膜401からなる積層膜501が被加工部材であるシリコン基板101上に形成される。その後、この積層膜501を通常のリソグラフィ技術とエッチング技術とを用いてフォトレジスト膜401から同201まで順次パターンニングし、シリコン基板101上の所定の位置にマスク用パターンを形成する(特に図示せず)。このマスク用パターンは、有機シリコン酸化膜301及びフォトレジスト膜201からなり、これをマスクにして反応性イオンエッチング法(以下RIE法とする)等のドライエッチング技術で被加工部材であるシリコン基板101を所定の形状及び寸法に加工する。

【0025】しかしながら、通常、このような手順で形成したマスク用パターンに形状の歪みまたは寸法の誤差が生じ、積層膜501をパターンニングする過程で、いわゆる不良なマスク用パターンが形成される場合がある。従って、所定のパターンを再度形成し直すために、不良なマスク用パターンを含む積層膜501全体をシリコン基板101上より除去する必要が生じてくる。このような不良なマスク用パターンは、エッチング装置の所定の反応容器内において、アッシング処理によって灰化除去される。

【0026】尚、アッシング処理とは、イオンやラジカ



ルな励起状態のガス（＝化学結合から遊離し、電氣的に極性を有する状態にある原子を含むガス）と反応させて被除去膜を灰化除去する方法である。本実施の形態でのアッシング処理とは、ラジカルな状態の酸素（ $O_2$ ）と弗素系化合物（ $C_xF_y$ ）を含む混合ガスと反応させて、フォトリソ膜または有機シリコン酸化膜からなる不良なマスク用パターンを灰化除去する工程のことを表す。

【0027】ここで、本実施の形態で用いられるエッチング装置の概要を説明する本実施の形態では、図2に示すような、ダウンストリーム型のCDE（Chemical-Dry-Etching）装置を用いて行う。ダウンストリーム型のCDE装置とは、上方に位置するプラズマ生成部でエッチングガスをラジカルな状態に変化させ、これを下方に位置する被加工部材に向けて流し、ラジカルな状態のエッチングガスと被加工部材がエッチング反応するように構成するものである。この場合、被加工部材は、下方に設置されることによって長寿命のラジカルのみとエッチング反応することが可能となる。

【0028】このCDE装置は、反応容器601、アッシング処理用のガスを導入するガス供給管602、マイクロ波を導入するマイクロ波導波管（マイクロ波の電源を含む）603、放電管604及び輸送管605を主たる構成要素とする。この構成において、ガス供給管602より導入されたアッシング処理用の混合ガスは、放電管604においてマイクロ波導波管603で生成されたマイクロ波によりラジカル状態に励起され、この励起された混合ガスが輸送管605を介して反応容器601内に導入されて不良なマスク用パターンの除去が行われる。また、反応容器601内には、温度調整可能な試料台606が設置されており、アッシング処理用のガスの成分や、その他のアッシング処理条件に合わせてシリコン基板101の温度を調整できるように構成されている。

【0029】以下、不良なマスク用パターンのアッシング処理方法を説明する。

【0030】まず、試料台606にシリコン基板101を載置し、この試料台に温度調整を施してシリコン基板101の温度を70℃程度に設定する。反応容器601内の圧力は20～60Pa程度の一定値になるように保持され、酸素（ $O_2$ ）の流量を300sccm、弗素系化合物 $CF_4$ の流量を50sccmとして混合ガスを形成し、これを放電管604に流す。さらに、電力を700W、周波数を2.45GHzに設定して、生成されたマイクロ波をマイクロ波導波管603より導入し、混合ガスを励起させ、反応容器内601にラジカルな状態で導入する。このラジカルな状態の混合ガスを用いて、図1（b）に示すように、フォトリソ膜401、有機シリコン酸化膜301をアッシング処理し、灰化除去する。

【0031】次に、反応容器601から別の反応容器（図示せず）内にシリコン基板101を移送する。この反応容器内では、図1（c）に示すように、フォトリソ膜201をアッシング処理し、シリコン基板101上より灰化除去する。ここでは、弗素系の化合物を含まない、ラジカル状態の酸素（ $O^*$ ）を主成分とするガスを用いてフォトリソ膜201をアッシング処理する。酸素（ $O_2$ ）の流量は1000sccmとし、移送先の反応容器内の圧力は40～150Pa程度の範囲で一定値に維持する。また、試料台に温度調整を施し、載置されたシリコン基板101の温度を150～250℃程度に設定する。そして、このような条件下で、プラズマ状態を作って発生させたラジカル状態の酸素（ $O^*$ ）とフォトリソ膜201を反応させてシリコン基板101をアッシング処理し、不良なマスク用パターンを含む積層膜501をほぼ完全に灰化除去する。このように、フォトリソ膜401及び有機シリコン酸化膜301を酸素（ $O_2$ ）と弗素系化合物 $CF_4$ を含むラジカルな状態の混合ガスでアッシング処理し、その後、フォトリソ膜201をラジカルな状態の酸素（ $O_2$ ）ガスでアッシング処理すると、直下のシリコン基板101を殆どエッチングせずに不良なマスクパターン全体を灰化除去することができる。従って、それ以降の半導体装置の製造工程において、また、それによって製造される半導体装置の信頼性に悪影響をあたえることはない。

【0032】以上のように試みると、アッシング処理による有機シリコン酸化膜301の灰化除去も滞りなく進み、また処理中に有機シリコン酸化膜301に亀裂が生ずることもない。従って、処理装置の各反応容器内またはシリコン基板101上にダストを発生させずにアッシング処理を行うことができた。

【0033】尚、シリコン基板等の半導体基板に限らず、半導体基板上に形成されたシリコン酸化膜やシリコン窒化膜等の絶縁膜、または半導体基板上に絶縁膜を介して形成された金属膜等を被加工部材とする場合にも、本実施の形態で述べたアッシング処理を行えば、マスク用パターンの形成に関して同様の効果を得ることができる。

【0034】フォトリソ膜401及び有機シリコン酸化膜301の積層膜をアッシング処理によって除去する過程では、弗素系のガス $CF_4$ に含まれる弗素（F）成分が、フォトリソ膜401及び有機シリコン酸化膜301の炭化水素成分（CH）と反応することで、その除去効果に大きく寄与している。具体的には、添加された $CF_4$ の弗素（F）成分は、フォトリソ膜401及び有機シリコン酸化膜301の水素（H）成分とラジカルな状態で反応して、各々の炭素と水素の結合状態（即ち炭化水素成分（CH））を分解し、弗素（F）は水素（H）との結合（即ちFHを形成）を、また炭素（C）はラジカル状態の酸素（ $O^*$ ）との結合（即ちC

O、CO<sub>2</sub>を形成)を行い、フォトレジスト膜401及び有機シリコン酸化膜301の有機成分は灰化除去されることになる。また、有機シリコン酸化膜301のシリコン(Si)成分は弗素(F)と反応して除去される。ここで、有機シリコン酸化膜301に含まれるシリコン(Si)成分に対して、ラジカル状態の酸素(O<sup>•</sup>)及び膜中に存在する酸素による酸化と、ラジカル状態の弗素(F<sup>•</sup>)によるエッチングとが同時に行われると考えられるが、アッシング処理用の混合ガスを後述するように所定の成分比に調整すれば、有機シリコン酸化膜301は酸化されることなく灰化除去される。従って、酸化による有機シリコン酸化膜301の組成の変質及び亀裂の発生、それによって生じるダストの発生等を抑えることができる。

【0035】尚、弗素系化合物(C<sub>x</sub>F<sub>y</sub>)の代わりに、弗素(F)と水素(H)の両方を化合物に含むガスを、酸素(O<sub>2</sub>)とともに混合ガスとして用い、ラジカル状態にしてフォトレジスト膜401及び有機シリコン酸化膜301をアッシング処理しても、同様の効果を得ることができる。

【0036】従って、フォトレジスト膜401に続いて、シリコン(Si)成分の酸化を防ぎながら有機シリコン酸化膜301をアッシング処理によって灰化除去することができる。

【0037】また、従来の技術では、不良なマスク用パターンの除去は、ラジカルな状態の酸素(O<sub>2</sub>)を用いて250℃程度の比較的高温の状態で行われていたために、有機シリコン酸化膜301に亀裂が生じやすく、破裂を誘発してダストを発生させやすかった。これに対し、本実施の形態では、酸素(O<sub>2</sub>)に弗素系化合物C<sub>x</sub>F<sub>y</sub>を加えた混合ガスを使用し、ラジカルな状態でなおかつ100℃以下の比較的低温状態でアッシング処理が行われているので、有機シリコン酸化膜301の亀裂や破裂の発生を防止しながら不良なマスク用パターンを灰化除去することができる。

【0038】尚、本実施の形態では、フォトレジスト膜401及び有機シリコン酸化膜301をアッシング処理する場合、混合ガスの各成分の流量は、混合比がO<sub>2</sub>:C<sub>x</sub>F<sub>y</sub>=6:1となるように設定し、それが最も良好な条件とした。しかしながら、フォトレジスト膜等の有機系の膜をアッシング処理する場合、O<sub>2</sub>:C<sub>x</sub>F<sub>y</sub>の混合比の値が4:1~49:1の範囲にあれば、灰化除去する上で問題は生じない。また、有機シリコン酸化膜をアッシング処理する場合には、O<sub>2</sub>:C<sub>x</sub>F<sub>y</sub>の混合比の値が1:3~17:3の範囲内になるように設定すればよい。従って、本実施の形態では、アッシング処理用の混合ガスが酸素(O<sub>2</sub>)と弗素系化合物を含むものであり、その混合比が前述した範囲内に設定されていれば、不良なマスク用パターンを効率良く灰化除去できる。

【0039】また、本実施の形態では、酸素(O<sub>2</sub>)に

添加するガスとしてCF<sub>4</sub>が用いられているが、弗素系の化合物をガス中に含むものであればよく、アッシング処理において、C<sub>x</sub>F<sub>y</sub>、CHF<sub>3</sub>、NF<sub>3</sub>、SF<sub>6</sub>等を用いても良い。CF<sub>4</sub>は大気中で分解されにくい性質を有し、近年、地球温暖化現象を生み出す原因の一つである言われている。これより、環境問題を考慮し、C<sub>x</sub>F<sub>y</sub>、CHF<sub>3</sub>、NF<sub>3</sub>、SF<sub>6</sub>等を主成分として含む混合ガスを用いれば、本実施の形態と同様の効果を得ながら、周囲への環境対策にも効果を上げることができる。

【0040】以降、図1(d)及び(e)に示すように、マスク用パターンを前述した位置と同じ所定の位置に再度形成する工程を行う。マスク用パターンを形成し直す手順は、前述したアッシング処理前のマスク用パターンを形成する工程と同様の手順で行うことができる。

【0041】まず、シリコン基板101上に有機系の膜(炭化水素(CH)を主成分として含む膜)としてフォトレジスト膜202を700~900nm程度の膜厚で形成し、形状や組成を安定させるために、このフォトレジスト202に300℃程度の熱処理を加える。さらに、フォトレジスト膜202上にシリコンを含む有機系の膜(炭化水素(CH)を主成分として含む膜)として有機シリコン酸化膜302を70~90nm程度にSOG法で塗布形成し、フォトレジスト膜202の場合と同様の理由から、このフォトレジスト膜202にも300℃程度の熱処理を加える。その後、この有機シリコン酸化膜302上に有機系の膜としてフォトレジスト膜402を300nm程度形成し、フォトレジスト膜202及び有機シリコン酸化膜302と同様の理由から、90℃程度の熱処理を加える。

【0042】尚、SOG法とは、半導体基板上に、有機溶媒中に溶かされた絶縁膜の材料を薄膜状に回転塗布し、塗布後の熱処理工程で溶媒の揮発、薄膜の硬化を行ってシリコン酸化膜を形成する絶縁膜の形成方法である。本実施の形態では、絶縁膜の材料として、有機系の酸化シリコン成分を使用している。

【0043】ここで、フォトレジスト402の膜厚は、有機シリコン酸化膜302を所定の形状にパターニングする上で、マスクとして機能するために必要な厚さだけ形成されていれば良い。この場合、有機シリコン酸化膜302の膜厚が70~90nm程度の薄い膜であるから、フォトレジスト膜402の膜厚が300nm程度に形成されていれば有機シリコン酸化膜302を所定の形状にパターニングすることができる。また、有機シリコン酸化膜302の膜厚は、下層のフォトレジスト膜202を所定の寸法及び形状にパターニングする上で、マスクとして機能するように必要な厚さだけ形成されていれば良い。この場合、フォトレジスト膜202の膜厚が300nm程度に形成されているので、有機シリコン酸化膜302の膜厚が70~90nm程度に形成されていれば所定の形状及び寸法にフォトレジスト膜202をバタ



ーニングすることができる。

【0044】前述したように、有機シリコン酸化膜302はSOG法で形成されている。SOG法で形成される膜は、膜厚が薄く、平坦性が高い。これより、有機シリコン酸化膜302をバターンニングする上で、マスクとして用いられるフォトレジスト膜402は、その膜厚を比較的薄く形成することができる。また、SOG法で形成される膜は、フォトレジスト膜に対してエッチングの選択比が高い（即ち単位時間当たりのエッチング量が少ない）という特徴もある。従って、有機シリコン酸化膜302をマスクに用いて、酸素（ $O_2$ ）と窒素（ $N_2$ ）を含む混合ガスでフォトレジスト膜202を精度良くバターンニングすることができる。

【0045】フォトレジスト膜202は、シリコン基板102を所定の寸法及び形状にバターンニングする上で、マスクとして機能するように必要な厚さだけ形成されていれば良い。

【0046】尚、実際には、フォトレジスト膜202上に、有機シリコン酸化膜302がある程度の厚さまでエッチングされた状態で残存する。

【0047】フォトレジスト膜202、有機シリコン酸化膜302及びフォトレジスト膜402からなる積層膜を形成した後、フォトレジスト膜402、有機シリコン酸化膜302、フォトレジスト膜202の順に、通常のリソグラフィー技術またはドライエッチング技術を用いて加工し、マスク用パターンを形成する工程を行う。

【0048】まず、リソグラフィー技術を用いて露光工程及び現像工程を行い、図1（d）に示すように、フォトレジスト膜402を所定の寸法及び形状にバターンニングする。その後、このバターンニングされたフォトレジスト膜402をマスクとして用い、有機シリコン酸化膜302を $CF_4$ と $O_2$ と $Ar$ の混合ガスを用いてRIE法で所定の寸法及び形状にエッチングする。このエッチングされた有機シリコン酸化膜302をマスクとして用い、フォトレジスト膜202を酸素（ $O_2$ ）と窒素（ $N_2$ ）を含む混合ガスを用いたRIE法でバターンニングする。ここで、フォトレジスト膜402と同202はほぼ同じ組成の膜であり、フォトレジスト膜202をバターンニングする途中でフォトレジスト402は完全に消費される。被加工部材であるシリコン基板101上には、図1（e）に示すように、バターンニングされた有機シリコン酸化膜302とフォトレジスト膜202からなる積層膜が残存する。その後、この積層膜が所定の形状及び寸法に形成されていれば、この積層膜をマスクに用いて被加工部材であるシリコン基板101を所定の形状及び寸法に加工する。被加工部材であるシリコン基板101の加工は、所定のガスを用いてRIE法等のドライエッチング技術で行われる。例えば、シリコン基板等の半導体基板を被加工部材とする場合には、本実施の形態で形成されたマスク用パターンを使用して、電荷を蓄積するトレンチキ

ャパシタ、半導体素子を絶縁する分離溝等を半導体基板に形成する。

【0049】また、半導体基板上に形成された絶縁膜を被加工部材とする場合には、本実施の形態で形成されたマスク用パターンを使用して、その絶縁膜にコンタクトホールまたは配線を埋め込む溝等を形成する。同様に、被加工部材が半導体基板上に形成された導電材である場合には、本実施の形態で形成されたマスク用パターンを使用して、その導電材を加工して配線層等を形成する。

【0050】（第2の実施の形態）本実施の形態では、半導体装置の製造方法に関し、半導体基板を被加工部材とする場合について、図3（a）～（d）を用いて説明を行う。

【0051】尚、図3（a）～（d）は、被加工部材上に形成されるマスク用パターンの長さ方向に対して垂直な方向の断面図を表すものである。

【0052】まず、シリコン基板102上に有機系の膜（炭化水素（CH）を主成分として含む膜）としてフォトレジスト膜203を700～900nm程度の膜厚で形成し、形状や組成を安定させるために、このフォトレジスト203に300℃程度の熱処理を加える。その後、フォトレジスト膜203上にシリコンを含む有機系の膜として有機シリコン酸化膜303を70～90nm程度SOG法によって形成し、フォトレジスト膜203の場合と同様の理由から、この有機シリコン酸化膜303にも300℃程度の熱処理を加える。この有機シリコン酸化膜303上には、有機系の膜（炭化水素（CH）を主成分として含む膜）としてフォトレジスト膜403を300nm程度形成し、フォトレジスト膜203及び有機シリコン酸化膜303と同様の理由から90℃程度の熱処理を加える。

【0053】ここで、図3（a）に示すように、シリコン基板102上にフォトレジスト膜203、有機シリコン酸化膜303及びフォトレジスト膜403からなる積層膜502が形成される。その後、この積層膜502に、通常のリソグラフィー技術とエッチング技術とを用いてフォトレジスト膜403から同203まで順次バターンニングし、シリコン基板102上の所定の位置にマスク用パターンを形成する（特に図示はせず）。このマスク用パターンは、有機シリコン酸化膜302及びフォトレジスト膜203からなり、このマスク用パターンを用いて反応性イオンエッチング法（以下RIE法とする）等のドライエッチング技術で被加工部材であるシリコン基板102を所定の形状及び寸法に加工する。

【0054】しかしながら、通常、このような手順で形成したマスク用パターンに形状の歪みまたは寸法の誤差が生じ、積層膜502をバターンニングする過程で、いわゆる不良なマスク用パターンが形成される場合がある。従って、所定のパターンを再度形成し直すために、不良なマスク用パターンを含む積層膜502全体をシリコン

基板102上より除去する必要が生じてくる。このような不良なマスク用パターンは、エッチング装置の所定の反応容器内において、アッシング処理によって灰化除去される。

【0055】尚、本実施の形態におけるアッシング処理は、ラジカルな状態の酸素( $O_2$ )と弗素系化合物( $C_xF_y$ )を含む混合ガスと反応させて、フォトリソ膜または有機シリコン酸化膜からなる不良なマスク用パターンを灰化除去する工程のことを表す。

【0056】ここで、本実施の形態で用いられるエッチング装置は、第1の実施の形態で使用されるダウンストリーム型のCDE装置と同様の構成及び作用を有するものを用いる。従って、本実施の形態においては、そのエッチング装置に関する構成、作用等において同一の内容に類する説明を敢えて省略するものとする。それらに関する詳細については、第1の実施の形態における説明または図2を参照するものとする。

【0057】以下、不良なマスク用パターンのアッシング処理方法を説明する。

【0058】まず、試料台(図2の試料台606と同様のもの)にシリコン基板102を設置し、この試料台に温度調整を施してシリコン基板102の温度を70℃程度に設定する。また、反応容器(図2の試料台602と同様のもの)内の圧力を20~60Pa程度の一定値になるように保持し、酸素( $O_2$ )の流量を300sccm、弗素系化合物 $CF_4$ の流量を50sccmとして混合ガスを形成して、これを放電管(=図2の放電管604と同様のもの)に流す。さらに、電力を700W、周波数を2.45GHzに設定して生成されたマイクロ波をマイクロ波導波管(=図2のマイクロ波導波管603と同様のもの)より導入してこの混合ガスを励起させ、反応容器内にラジカルな状態になった混合ガスを導入する。このラジカルな状態の混合ガスを用いてフォトリソ膜403、有機シリコン酸化膜303及びフォトリソ膜203を連続的にアッシング処理し、図3

(b)に示すように、不良なマスク用パターンを含む積層膜502をシリコン基板102上より灰化除去する。

【0059】以上のように試みたところ、アッシング処理による有機シリコン酸化膜303の灰化除去も滞りなく進み、また処理中に有機シリコン酸化膜303に亀裂を生じず、従って、ダストを処理装置の反応容器内またはシリコン基板102上に発生させずにアッシング処理を行うことができた。

【0060】本実施の形態では、他の反応容器に移送することなく、同一の反応容器(図2の反応容器601と同様のもの)内でフォトリソ膜203、403、及び有機シリコン酸化膜303を除去する。これより、被加工部材の移送時間や各反応容器内での環境設定(例えば、温度設定)に要する時間を必要とせず、不良なマスク用パターンを効率よくアッシング処理して灰化除去す

ることができる。また、微細化が進むにつれて、半導体装置の製造工程にはマスク用パターンの形成及び除去工程が多数必要となっており、アッシング処理工程を効率よく行うことで、半導体装置の製造工程数を大幅に削減することが可能となる。

【0061】尚、シリコン基板等の半導体基板に限らず、半導体基板上に形成されたシリコン酸化膜やシリコン窒化膜等の絶縁膜、または半導体基板上に絶縁膜を介して形成された金属膜等を被加工部材とする場合にも、本実施の形態で述べたアッシング処理を行えば、同様の効果を得ることができる。

【0062】本実施の形態において、フォトリソ膜403、203及び有機シリコン酸化膜303の積層膜をアッシング処理によって除去する過程では、第1の実施の形態で説明したものと同様の作用効果が起きている。弗素系化合物 $CF_4$ に含まれる弗素(F)成分が、フォトリソ膜403、203及び有機シリコン酸化膜303の炭化水素成分(CH)と反応することで、その除去効果に大きく寄与している。添加された $CF_4$ の弗素(F)成分は、フォトリソ膜403、203及び有機シリコン酸化膜303の水素(H)成分とラジカルな状態で反応して各々の炭素と水素の結合状態(CH)を分解し、弗素(F)は水素(H)との結合(即ちFHを形成)を、また炭素は酸素との結合(即ちCO、 $CO_2$ を形成)を行うことで、フォトリソ膜403、203及び有機シリコン酸化膜303の有機成分は除去されることになる。また、有機シリコン酸化膜303中に存在するシリコン(Si)は、弗素ラジカル(F $\cdot$ )と反応して膜中より除去される。ここで、第1の実施の形態で説明したものと同様の過程を辿り、有機シリコン酸化膜303に含まれるシリコン(Si)とアッシング処理用のガスに含まれる酸素( $O_2$ )の結合は、弗素(F)を添加することによって、ほぼなくなる。従って、有機シリコン酸化膜303が成分としてシリコン(Si)を含んでいて酸化されても弗素(F)により除去される。

【0063】尚、弗素系化合物の代わりに、弗素系化合物( $C_xF_y$ )と水素系化合物の両方を含むガスを、酸素( $O_2$ )とともに混合ガスとして用い、ラジカル状態にしてフォトリソ膜403、203及び有機シリコン酸化膜303のアッシング処理を行っても同様の効果を得ることができる。従って、フォトリソ膜403に続いて、シリコン(Si)成分の酸化を防ぎながら有機シリコン酸化膜303をアッシング処理によって灰化除去することができる。

【0064】また、従来の技術では、不良なマスクパターンの除去は、ラジカル状態の酸素( $O_2$ )ガスを用いて250℃程度の比較的高温の状態で行われていたために、有機シリコン酸化膜に亀裂が生じやすく、破裂を誘発してダストを発生させやすかった。これに対して、本

実施の形態では、酸素 ( $O_2$ ) に弗素系化合物  $CF_4$  を添加した混合ガスをラジカル状態にし、なおかつ  $100^\circ C$  以下の低温状態で行われる。従って、有機シリコン酸化膜 301 の亀裂や破裂を誘発させずに、フォトレジスト膜 203、403 及び有機シリコン酸化膜 303 をアッシング処理し、不良なマスクパターンを灰化除去できる。また、このアッシング処理は、 $100^\circ C$  以下の低温状態で行われ、被加工部材であるシリコン基板 102 の組成に対する熱的な影響をより低減することができ、半導体装置への信頼性を維持できる尚、本実施の形態では、アッシング処理に用いる混合ガスの各成分の流量は、その混合比が  $O_2 : CF_4 = 6 : 1$  となるように設定し、それが最も良好な条件であるとした。しかしながら、フォトレジスト膜等の有機系の膜をアッシング処理する場合は、 $O_2 : CF_4$  の混合比の値が  $4 : 1 \sim 49 : 1$  の範囲にあれば、灰化除去する上で問題は生じない。また、有機シリコン酸化膜をアッシング処理する場合には、 $O_2 : CF_4$  の混合比の値が  $1 : 3 \sim 17 : 3$  の範囲内になるように設定すればよい。従って、本実施の形態では、アッシング処理用の混合ガスが酸素 ( $O_2$ ) と弗素系化合物を含むものであり、その混合比が前述した範囲内に設定されていれば、不良なマスクパターンを効率良く灰化除去できる。但し、本実施の形態では、有機シリコン酸化膜 303 をアッシング処理するガスの混合比を前述の範囲内に設定し、尚且つ、フォトレジスト膜 203 と同 403 をアッシング処理するガスは、ほぼ同じ混合比に設定することが好ましい。

【0065】第1の実施の形態で述べたように、本実施の形態でも、酸素 ( $O_2$ ) に添加するガスとして弗素 ( $F$ ) を含むガスであればよく、 $C_2F_6$ 、 $CHF_3$ 、 $NF_3$ 、 $SF_6$  等を用いても良い。また、これら  $CF_4$  以外の  $C_2F_6$ 、 $CHF_3$ 、 $NF_3$ 、 $SF_6$  等を主成分として含む混合ガスを用いると、 $CF_4$  を使用した場合と同様の効果を得ながら、周囲への環境対策にも効果を上げることができる。

【0066】また、被加工部材であるシリコン基板 102 上に、有機シリコン酸化膜とフォトレジスト膜を順次積層した2層のマスク用パターンを形成する場合にも同様の効果を得ることができる。この場合には、酸素 ( $O_2$ ) と弗素系の  $CF_4$  を含む混合ガスを始めとして、前述したアッシング処理用のガスをラジカルな状態にして使用することができる。これらのガスを使用して不良な2層のマスク用パターンを一度にアッシング処理すれば、有機シリコン酸化膜のシリコン成分の酸化は抑制され、前述の3層 (フォトレジスト膜/有機シリコン酸化膜/フォトレジスト膜) の場合と同様の手順で良好な不良なマスク用パターンの灰化除去を行うことができる。

【0067】以降、図3(c)及び(d)に示すように、マスク用パターンを前述した位置と同じ所定の位置に再度形成する工程を行う。マスク用パターンを再度形

成する手順は、前述したアッシング処理前のマスク用パターンを形成する工程と同様の手順で行うことができる。

【0068】まず、シリコン基板 102 上に有機系の膜としてフォトレジスト膜 204 を  $700 \sim 900 \text{ nm}$  程度の膜厚で形成し、形状や組成を安定させるために、このフォトレジスト膜 204 に  $300^\circ C$  程度の熱処理を加える。さらに、フォトレジスト膜 204 上にシリコンを含む有機系の膜として有機シリコン酸化膜 304 を  $70 \sim 90 \text{ nm}$  程度に SOG 法で塗布形成し、フォトレジスト膜 204 の場合と同様の理由から、有機シリコン酸化膜 304 にも  $300^\circ C$  程度の熱処理を加える。その後、この有機シリコン酸化膜 304 上に有機系の膜としてフォトレジスト膜 404 を  $300 \text{ nm}$  程度形成し、フォトレジスト膜 204 及び有機シリコン酸化膜 304 と同様の理由から、 $90^\circ C$  程度の熱処理を加える。

【0069】尚、SOG 法については、第1の実施の形態で行った説明を参照する。本実施の形態では、第1の実施の形態と同様に、SOG 法に用いる絶縁膜の材料として、有機系の酸化シリコン成分 (=炭化水素 ( $CH$ ) を含む酸化シリコン成分) を使用している。

【0070】ここで、フォトレジスト膜 404 の膜厚は、下層の有機シリコン酸化膜 304 を所定の寸法及び形状にパターンニングする上で、マスクとして機能するように必要な厚さだけ形成されていれば良い。この場合、有機シリコン酸化膜 304 の膜厚が  $70 \sim 90 \text{ nm}$  程度であるから、フォトレジスト膜 404 の膜厚が  $300 \text{ nm}$  程度に形成されていれば有機シリコン酸化膜 304 を所定の形状にパターンニングすることができる。また、有機シリコン酸化膜 304 の膜厚は、下層のフォトレジスト膜 204 を所定の寸法及び形状にパターンニングする上で、マスクとして機能するように必要な厚さだけ形成されていれば良い。この場合、フォトレジスト膜 204 の膜厚が  $300 \text{ nm}$  程度に形成されているので、有機シリコン酸化膜 304 の膜厚が  $70 \sim 90 \text{ nm}$  程度に形成されていれば、フォトレジスト膜 204 を所定の形状及び寸法にパターンニングすることができる。

【0071】前述したように、有機シリコン酸化膜 304 は SOG 法で形成されている。SOG 法で形成される膜は、膜厚が薄く、平坦性が高い。これより、有機シリコン酸化膜 304 をパターンニングする上で、マスクとして用いられるフォトレジスト膜 404 は、その膜厚を比較的薄く形成することができる。また、SOG 法で形成される膜は、フォトレジスト膜に対してエッチングの選択比が高い (即ち単位時間当たりのエッチング量が少ない) という特徴もある。従って、有機シリコン酸化膜 304 をマスクに用いて、酸素 ( $O_2$ ) と窒素 ( $N_2$ ) を含む混合ガスでフォトレジスト膜 204 を精度良くパターンニングすることができる。ここで、フォトレジスト膜 204 は、シリコン基板 102 を所定の形状及び寸法にパ

ターニングする上で、マスクとして機能するように必要な厚さだけ形成されていれば良い。

【0072】尚、実際には、フォトレジスト膜204上に、有機シリコン酸化膜304がある程度の厚さまでエッチングされた状態で残存する。

【0073】次に、フォトレジスト膜404、有機シリコン酸化膜304、フォトレジスト膜204の順に、通常のリソグラフィ技術またはドライエッチング技術とを用いて加工し、マスク用パターンを製造する工程を行う。

【0074】まず、リソグラフィ技術を用いて露光工程及び現像工程を行い、図3(c)に示すように、フォトレジスト膜404を所定の寸法及び形状にパターンニングする。その後、このパターンニングされたフォトレジスト膜404をマスクとして用い、有機シリコン酸化膜304をCF<sub>4</sub>とO<sub>2</sub>とArの混合ガスを用いてRIE法で所定の寸法及び形状にエッチングする。このエッチングされた有機シリコン酸化膜304をマスクとして用い、フォトレジスト膜204を酸素(O<sub>2</sub>)と窒素(N<sub>2</sub>)を含む混合ガスを用いたRIE法でパターンニングする。ここで、フォトレジスト膜404と同204は、ほぼ同じ組成を有する膜であり、フォトレジスト膜204をパターンニングする途中でフォトレジスト404は完全に消費される。

【0075】ここで、図3(d)に示すように、被加工部材であるシリコン基板102上には、パターンニングされた有機シリコン酸化膜304とフォトレジスト膜204からなる積層膜が残存し、この積層膜が被加工部材(シリコン基板102)をパターン加工するときにマスク用パターンとして用いられる。

【0076】ここで、有機シリコン酸化膜304とフォトレジスト膜204が所定の形状及び寸法に形成されていれば、これをマスクに用いて、RIE法等のドライエッチング技術で被加工部材(シリコン基板102)を所定の形状及び寸法に加工する。例えば、シリコン基板等の半導体基板を被加工部材とする場合には、本実施の形態で形成されたマスク用パターンを使用してトレンチキ

ャパシタ、絶縁分離溝等を半導体基板に形成する。

【0077】また、半導体基板上に形成された絶縁膜を被加工部材とする場合には、本実施の形態で形成されたマスク用パターンを使用して、その縁膜膜にコンタクトホールまたは配線埋め込み用の溝を形成する。被加工部材が半導体基板上に形成された導電材である場合には、同様に本実施の形態で形成されたマスク用パターンを使用して、その導電材を加工して配線層等を形成する。

【0078】

- 10 【発明の効果】本発明によれば、被加工部材上に異物を残存させることなく、マスク用パターンのアッシング処理を行うことができる。従って、被加工部材への加工を良好に行うことができ、半導体装置の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】図1(a)～(e)は、本発明の第1の実施の形態を示す工程断面図である。

【図2】本発明の実施の形態に用いる装置を示す断面図である。

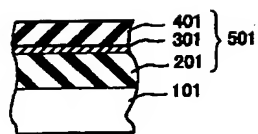
- 20 【図3】図3(a)～(d)は、本発明の第2の実施の形態を示す工程断面図である。

【図4】図4(a)～(d)は、従来技術を示す工程断面図である。

【符号の説明】

シリコン基板……101、102、103  
 フォトレジスト膜……201、202、203、204、205  
 401、402、403、404、405  
 有機シリコン酸化膜……301、302、303、304、305  
 30 積層膜……501、502、503  
 反応容器……601  
 ガス供給管……602  
 マイクロ波導波管……603  
 放電管……604  
 輸送管……605  
 試料台……606

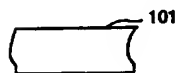
【図1】



(a)



(b)



(c)

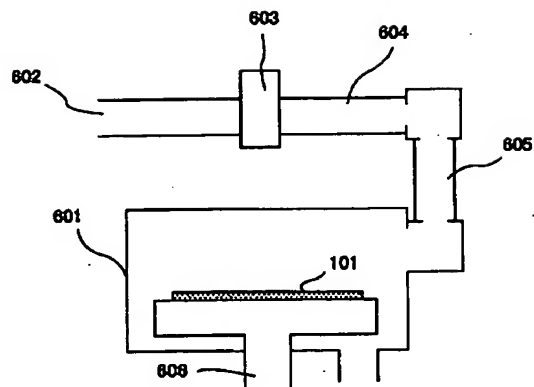


(d)

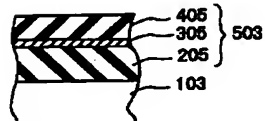


(e)

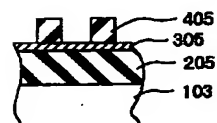
【図2】



【図4】



(a)



(b)

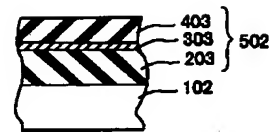


(c)

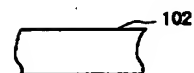


(d)

【図3】



(a)



(b)



(c)



(d)

フロントページの続き

(72)発明者 神保 定之

神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

Fターム(参考) 2H096 AA25 CA02 HA30 LA08  
5F004 AA06 AA09 BA03 BA20 BB14  
BB25 BB26 BD01 CA02 CA04  
DA00 DA01 DA16 DA17 DA18  
DA23 DA25 DA26 DA30 DB00  
DB04 DB05 DB06 DB26 EA06  
EB04  
5F046 MA12